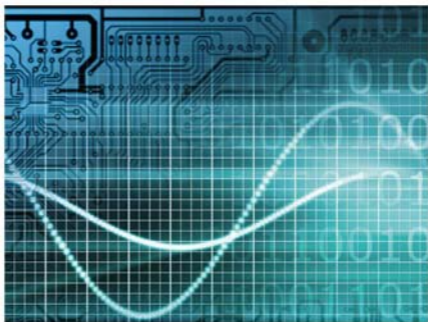


Vogel Fachbuch

Manfred Schmidt

# Signalintegrität



---

Der Onlineservice InfoClick bietet unter [www.vogel-buchverlag.de](http://www.vogel-buchverlag.de) nach Codeeingabe eventuell zusätzliche Informationen und Aktualisierungen. Fordern Sie für Ihr E-Book den Code unter [buch@vogel-buchverlag.de](mailto:buch@vogel-buchverlag.de) an!

---

Prof. Dr. sc. nat. Manfred Schmidt

# Signalintegrität

Vogel Buchverlag

**Prof. Dr. sc. nat. MANFRED SCHMIDT**

- 1961 Studium der Physik und Mathematik an der Friedrich-Schiller-Universität Jena  
1975 Promotion zum Dr. rer. nat. an der Mathematisch-Naturwissenschaftlich-Technischen Fakultät der Universität Jena  
1979–1992 Zentralinstitut für Physik der Erde Potsdam, Akademie der Wissenschaften  
Arbeitsgebiet: Seismometrie (Signale und Rauschen, digitale Breitbandseismometrie)  
1989 Promotion zum Dr. sc. nat. an der Akademie der Wissenschaften  
Erteilung der Facultas docendi (Lehrbefähigung) für das Fachgebiet Angewandte Physik durch die Physikalisch-Astronomische Fakultät der Universität Jena  
1992 Berufung zum Professor an die Fachhochschule Jena, Fachbereich Elektrotechnik, Lehrgebiet Elektrische Messtechnik  
1995–1997 Dekan des Fachbereiches Elektrotechnik und Informationstechnik  
1997–1999 Prorektor der Fachhochschule Jena  
2000 Aufbau eines Labors für Elektromagnetische Verträglichkeit (EMV)  
Arbeitsschwerpunkte: GTEM-Zellen, Kalibrierung von Feldsonden, Simulation  
Lehrveranstaltungen zu EMV und Signalintegrität  
2001–2006 Dekan des Fachbereiches Elektrotechnik und Informationstechnik  
2009 Versetzung in den Ruhestand  
Seit 1963 Amateurfunkgenehmigung: DL1ATA  
Seit 2002 Senior Member IEEE

---

**Weitere Informationen:**

**[www.vogel-buchverlag.de](http://www.vogel-buchverlag.de)**



<http://twitter.com/vogelbuchverlag>



[www.facebook.com/vogel.buchverlag](http://www.facebook.com/vogel.buchverlag)



[www.vogel-buchverlag.de/rss/buch.rss](http://www.vogel-buchverlag.de/rss/buch.rss)

---

ISBN 978-3-8343-3256-1

1. Auflage. 2013

Alle Rechte, auch der Übersetzung, vorbehalten. Kein Teil des Werkes darf in irgendeiner Form (Druck, Fotokopie, Mikrofilm oder einem anderen Verfahren) ohne schriftliche Genehmigung des Verlages reproduziert oder unter Verwendung elektronischer Systeme verarbeitet, vervielfältigt oder verbreitet werden. Hiervon sind die in §§ 53, 54 UrhG ausdrücklich genannten Ausnahmefälle nicht berührt.

Printed in Germany

Copyright 2013 by Vogel Business Media GmbH & Co. KG,  
Würzburg

# Vorwort

Die Zuverlässigkeit von Komponenten und Systemen der Elektronik ist eng verknüpft mit der ungestörten Verarbeitung und Übertragung digitaler Signale. Die Unversehrtheit der Signale – unter dem Begriff der „Signalintegrität“ zusammengefasst – ist zu einem wesentlichen Aspekt für Entwickler integrierter Schaltkreise, Leiterkarten und digitaler Systeme geworden.

Kleiner werdende Geometrien und niedrige Versorgungsspannungen bei den Schaltkreisen, hohe Packungsdichten auf den Leiterplatten, Mehrebenen-Technologien, die Übertragung sehr hoher Datenmengen bei Taktfrequenzen im Gigahertz-Bereich stellen Entwickler vor immer neue Herausforderungen. Deren Bewältigung erfordert nicht nur grundlegende physikalische und elektrotechnische Kenntnisse, sondern auch Spezialwissen u. a. aus den Gebieten Hoch- und Höchsthochfrequenztechnik sowie der zugehörigen Messtechnik, das vielfach den Studierenden elektrotechnischer Disziplinen nicht mehr oder nicht zusammenhängend während ihres Studiums angeboten wird.

Der Autor hat im Zeitraum von mehr als zehn Jahren Vorlesungen zur Elektromagnetischen Verträglichkeit und zur Signalintegrität am Fachbereich Elektrotechnik und Informationstechnik der Fachhochschule Jena sowohl in Diplom- als auch in Masterstudiengängen gehalten. Die Vorlesungsmanuskripte bilden die Grundlage für dieses Buch. Ziel war es, für die Studierenden ein Lehrbuch zusammenzustellen, das grundlegende Aspekte der Signalintegrität behandelt und parallel zur Vorlesung verwendet werden kann. Zur Vertiefung des Stoffes können zu fast allen Kapiteln Übungsaufgaben gerechnet werden, die zusammen mit weiteren Materialien auf der zum Buch gehörenden Internetseite zu finden sind.

Die sehr kurzen Zyklen der Produktentwicklung verlangen die rechnerbasierte Modellierung und Simulation wesentlicher Eigenschaften und deren Optimierung. Erst dann wird ein Prototyp gefertigt, an dem die Zielparameter messtechnisch verifiziert werden. Die Innovationskette Modell–Simulation–messtechnische Verifikation bildet den Hintergrund für die Darstellung des Stoffes. Das Buch ist dadurch auch für die Weiterbildung und Einarbeitung junger Ingenieure in das Gebiet der Signalintegrität gedacht.

Ausgehend von relevanten elektrotechnischen Grundlagen, die mitunter nicht (mehr) zu Lehrinhalten an Hochschulen zählen, werden in Kapitel 2 OHMsche, kapazitive und induktive Eigenschaften von Leiterbahnen auf gedruckten Leiterplatten behandelt. In Kapitel 3 wird die Theorie der Übertragungsleitungen im Frequenzbereich behandelt, während in Kapitel 4 die entsprechenden Betrachtungen im Zeitbereich erfolgen. Mit Hilfe des Schaltungsanalyse-Software SPICE werden die mathematischen Modelle für Übertragungsleitungen durch Simulation vertieft. Hohe Packungsdichten auf Leiterplatten bedeuten auch kleine Abstände zwischen signalführenden Leiterzügen und zu stromführenden Versorgungsleitungen. Die physikalische Kopplung über elektromagnetische Felder wird in Kapitel 5 behandelt.

Die für die messtechnische Verifikation relevanten Methoden und erforderlichen Messsysteme sowohl für den Zeitbereich als auch für den Frequenzbereich werden in Kapitel 6 dargestellt. Die dreidimensionale Simulation elektromagnetischer Felder wird in Kapitel 7 erläutert. Dabei werden exemplarisch einfache Strukturen auf Leiterplatten (Microstrip-Leitung mit Störstellen, Vias, gekoppelte Leitungen) mit Hilfe von Software zur numerischen Lösung der Maxwell-Gleichungen (3D-Feldlöser) untersucht.

Die Kapitel 8 und 9 behandeln die differentielle Signalübertragung und beschreiben begrenzte physikalisch-technische Einflüsse.

Digitalsignale mit Anstiegszeiten im (Sub-) Nanosekundenbereich haben bei den hohen Packungsdichten auf Leiterplatten ein hohes elektromagnetisches Störpotenzial. Dadurch sind Fragen der Signalintegrität stets mit Aspekten der elektromagnetischen Verträglichkeit verknüpft. In Kapitel 10 werden grundlegende Mechanismen der Entstehung von Störemissionen und deren normgerechte Messung behandelt.

Der Autor ist Studierenden aus elektrotechnischen Diplom- und Masterstudiengängen an der Fachhochschule Jena zu Dank verpflichtet. Sie haben in Beleg- und Abschlussarbeiten insbesondere mit Simulationen und Messungen spezielle Strukturen studiert. Einige dieser Ergebnisse sind in den Literaturangaben zum Buch zitiert. Herr B. Eng. CHR. HELBIG hat die beiden Kapitel 2 und 3 im Entwurfsstadium gelesen und kritisch bewertet.

Der Autor möchte seinen ehemaligen Kollegen am Fachbereich Elektrotechnik und Informationstechnik der Fachhochschule Jena für die langjährige kollegiale Zusammenarbeit danken. Herr Dipl.-Ing. Dieter FELKL war stets ein kompetenter Diskussionspartner.

Der Autor bedankt sich beim Vogel Buchverlag für die Möglichkeit der Publikation. Die Zusammenarbeit mit den Mitarbeitern des Verlages war sehr angenehm und zielorientiert.

Und schließlich möchte ich meiner Frau Hanne-Lore für ihre geduldige Unterstützung meiner Arbeit und beim Schreiben des Manuskriptes herzlich danken.

Jena, im Oktober 2012

Manfred Schmidt

# Inhaltsverzeichnis

<b>Vorwort</b> .....	5
<b>1 Signalintegrität</b> .....	11
1.1 Historischer Abriss .....	11
1.2 Signalintegrität auf Chip-Ebene .....	12
1.3 Signalintegrität auf Leiterplattenebene .....	13
1.4 Modell – Simulation – Verifikation durch Messung .....	15
<b>2 OHMSche, kapazitive und induktive Eigenschaften geätzter Leiterzüge auf Leiterplatten</b> .....	17
2.1 OHMSche Eigenschaften .....	17
2.1.1 Elektrische Leiter und Widerstände .....	17
2.1.2 Skineffekt und Proximity-Effekt .....	20
2.2 Kapazität geätzter Leiterzüge .....	27
2.2.1 Verluste in Dielektrika .....	30
2.2.2 Leiterplatten mit Vielfachleitungen und Massefläche, Kapazitätsmatrix .....	32
2.3 Induktivität geätzter Leiterzüge .....	34
2.3.1 Innere, äußere und partielle Induktivitäten .....	35
2.3.2 Verhalten von Induktivitäten in Stromkreisen .....	36
2.3.3 Induktivität spezieller Leiteranordnungen .....	38
<b>3 Übertragungsleitungen</b> .....	41
3.1 Herleitung der Telegraphengleichung .....	43
3.2 Lösung der Telegraphengleichung .....	47
3.3 Bestimmung der Integrationskonstanten .....	48
3.4 Spannungs- und Stromverlauf entlang der Leitung .....	50
3.5 Diskussion spezieller Fälle .....	52
3.5.1 Wellenwiderstand der verlustlosen Leitung .....	52
3.5.2 Anpassung .....	52
3.5.3 Eingangsimpedanz einer Leitung bei beliebigem Abschluss .....	52
3.5.4 Verlustfreie $\lambda/2$ -Leitung .....	53
3.5.5 Verlustfreie $\lambda/4$ -Leitung .....	54
3.5.6 Elektrisch kurze Leitung .....	54
3.6 Reflexionsfaktor und Stehwellenverhältnis .....	55

3.7	Darstellung von Übertragungsleitungen in PSPICE .....	56
3.8	TEM- und Quasi-TEM-Wellenleiter .....	59
<b>4</b>	<b>Grundlagen der digitalen Datenübertragung</b> .....	<b>63</b>
4.1	Lösung der Wellengleichung für nicht-harmonische Vorgänge .....	63
4.2	Reflexion und Brechung von Pulsen an Stoßstellen und Widerständen .....	66
4.3	Reflexion von Spannungssprüngen an RLC-Schaltungen .....	72
4.4	Mehrfachreflexionen .....	79
4.5	Modellierung von Übertragungsleitungen .....	82
4.5.1	Kritische Länge .....	82
4.5.2	Konzentriertes Leitungselement – verteilte Elemente .....	85
4.6	Hilfsmittel zur Veranschaulichung von Mehrfachreflexionen auf Leitungen .....	86
4.6.1	Das Reflexionsdiagramm .....	87
4.6.2	Das BERGERON-Verfahren .....	94
<b>5</b>	<b>Gekoppelte Leitungen</b> .....	<b>97</b>
5.1	Übersprechen (Crosscoupling) zwischen Leitungen .....	97
5.2	Moden auf symmetrischen Doppelleitungen .....	109
5.3	Charakteristische Impedanzmatrizen .....	112
<b>6</b>	<b>Numerische Berechnung von Leitungsparametern</b> .....	<b>115</b>
6.1	Werkzeuge zur Analyse und Synthese von Leitungseigenschaften .....	116
6.2	Numerische Berechnung von Leitungsparametern durch elektromagnetische Feldsimulation .....	118
6.2.1	2D-Feldlöser zur Berechnung von Parametern von Übertragungsleitungen .....	118
6.2.1.1	Numerische Berechnung der Impedanzen einer einzelnen Streifenleitung .....	118
6.2.1.2	Berechnung gekoppelter Streifenleitungen unter Berücksichtigung von Symmetrien .....	120
6.2.2	3D-Feldlöser .....	123
6.2.2.1	Zur Methode der Finiten Integration .....	122
6.2.2.2	Fehlerquellen und Quellen von Ungenauigkeiten .....	124
6.2.3	Ausgewählte Simulationsbeispiele .....	125
6.2.3.1	Mikrostreifenleitung mit 2 Störstellen .....	125
6.2.3.2	Symmetrische gekoppelte Doppelleitung .....	127
<b>7</b>	<b>Strukturelemente für das Layout von Leiterplatten</b> .....	<b>133</b>
7.1	Durchkontaktierungen (Vias) .....	133
7.2	Biegungen und Knickstellen in Leiterzügen .....	136
7.3	Stufen in der Leiterbahnbreite .....	139
7.4	Übergänge zwischen planaren Leiterzügen und koaxialen Steckverbindern .....	139



<b>8</b>	<b>Messtechnik und Signalintegrität: Verifikation von Modellen und Simulationsergebnissen durch Messungen</b> .....	143
8.1	Streuparameter .....	144
8.1.1	Nodale Streuparameter .....	144
8.1.2	Modale Streuparameter .....	147
8.2	Messungen im Frequenzbereich: Vektorielle Netzwerkanalyse .....	149
8.2.1	Grundsätzlicher Aufbau von Netzwerkanalysatoren .....	150
8.2.2	Transformation von Messergebnissen in den Zeitbereich .....	154
8.2.3	Kalibrierung und Messunsicherheiten .....	161
8.2.3.1	Fehlermodelle und Kalibrierung .....	162
8.2.3.2	Messunsicherheiten .....	168
8.2.4	Ergänzende Messbeispiele .....	170
8.3	Reflexions- und Transmissions-Messungen im Zeitbereich .....	173
8.3.1	Zeitbereichsreflektometrie (TDR) .....	173
8.3.2	Transmissionsmessungen im Zeitbereich (TDT) .....	177
8.4	Software-Werkzeuge für TDR- und TDT-Messplätze .....	178
<b>9</b>	<b>Serielle Hochgeschwindigkeits-Datenübertragung und Signalintegrität</b> .....	183
9.1	Einfluss der Leitungsverluste .....	186
9.2	Augendiagramme .....	188
9.3	Jitter und Bitfehlerrate .....	192
<b>10</b>	<b>Signalintegrität und Elektromagnetische Verträglichkeit</b> .....	195
10.1	Eigenschaften digitaler Signale im Frequenzbereich .....	195
10.2	Zur Störemission von Strukturen auf Leiterplatten .....	197
10.3	EMV-gerechte Messung der Störemission .....	199
<b>11</b>	<b>Verallgemeinerte Regeln zum SI-gerechten Entwurf</b> .....	205
<b>Anhang</b>	.....	209
	Verfahren zur Ermittlung von Messunsicherheiten .....	209
A.1	Allgemeines .....	209
A.2	Ansätze für die Eingangsdaten .....	210
A.3	Berechnung der Ausgangsdaten bei unkorrelierten, voneinander unabhängigen Eingangsgrößen .....	212
A.4	Berechnung der Ausgangsdaten bei korrelierten, voneinander abhängigen Eingangsgrößen .....	213
A.5	Tabellarische Übersicht .....	214
<b>Literaturverzeichnis</b>	.....	217
<b>Stichwortverzeichnis</b>	.....	223



# 1 Signalintegrität

## 1.1 Historischer Abriss

Seit den Anfängen der elektrischen Nachrichtentechnik waren Physiker und Elektrotechniker bemüht, Signale möglichst unverzerrt und ungestört zu übertragen. Dabei gab es in Abhängigkeit vom jeweiligen Entwicklungsstand immer wieder Herausforderungen, die zu meistern waren. Bereits im Jahre 1892 hat der Deutsche Reichstag das «Gesetz über das Telegraphenwesen des Deutschen Reiches» [1.1] verabschiedet, das sich unter anderem mit den Auswirkungen elektromagnetischer Störungen auf Geräte und Einrichtungen des Telegraphenwesens befasste und die Verfahrensweise beim Auftreten solcher Störungen regelte. Bereits damals müssen die Auswirkungen sich störender elektrischer Kabel den Telegraphen- und Fernsprechkverkehr so beeinträchtigt haben, dass staatliche Regelungen notwendig erschienen. Nach nunmehr über einhundert Jahren ist die «Elektromagnetische Verträglichkeit» von Geräten zu einem immanenten Teilaspekt bei der Entwicklung elektronischer Geräte und elektrischer Einrichtungen geworden.

Mit dem Aufkommen der drahtlosen Nachrichtentechnik kam erneut die Verträglichkeit elektronischer Systeme in das Blickfeld der Entwickler und Betreiber dieser Technik. Wieder waren es zunächst Störungen, die Geräte untereinander verursachten. Über viele Schritte hat sich das Verständnis von der Funkstörung zu einem viel umfassenderen Verständnis der elektromagnetischen Verträglichkeit entwickelt. Heute wird darunter die Fähigkeit einer elektrischen Einrichtung oder eines Systems verstanden, in seiner elektromagnetischen Umgebung befriedigend zu funktionieren, ohne unannehmbare elektromagnetische Störgrößen für andere Einrichtungen in diese Umgebung einzubringen. [1.2]

Neben den Beeinflussungen der Systeme untereinander (Intersystem-Beeinflussung) gab und gibt es auch die Beeinflussung zwischen den Komponenten und Systemteilen (Intrasystem-Beeinflussung).

Die Influenzwirkung elektrischer Felder, die Induktion durch magnetische Felder, die Wirkung elektromagnetischer Felder beeinflussen benachbarte elektrische Kreise – das war alles bereits in den Anfängen der Nachrichtentechnik bekannt. Mit dem Aufkommen der Halbleiter-Schaltungstechnik, der Mikroelektronik und der gedruckten Leiterplatten als Träger nahm eine Technologie ihren Anfang, die schließlich zu einer ungeahnten Miniaturisierung führte.

Strukturverkleinerung und Erhöhung der Packungsdichte auf den Leiterplatten führten zu Signalverfälschungen durch unerwünschte Kopplungen und Effekten, die darauf zu-

rückzuführen sind, dass die Anstiegs- und Abfallzeiten von (digitalen) Signalen in die Größenordnung der Laufzeiten der Signale auf der Leiterplatte kommen. Mit der Digitaltechnik setzte eine Entwicklung von immer kleineren Strukturen in integrierten Schaltungen ein. Die klassische Schaltungstechnik lässt sich dadurch charakterisieren, dass als kritisch erkannte Baugruppen, Leitungen und Leiterzüge gesondert betrachtet und gewissermaßen «von Hand» verdrahtet wurden. Die zunehmende Integrationsdichte (VLSI, very large scale integration) war schließlich nicht mehr «manuell» zu realisieren; durch automatische Synthesetechniken auf der Basis von Hochsprachen wurden schließlich sehr komplexe Schaltungen entworfen. Bei diesen Techniken wurden aber die elektrischen Eigenschaften der Kreise weitgehend vernachlässigt. Allerdings brachten die zunächst unvorstellbaren Strukturverkleinerungen (vgl. MOOREsches Gesetz [1.3]) altbekannte Effekte und eine Reihe neuer unerwünschter Signalverzerrungen wieder in den Fokus der Schaltungsentwickler.

Strukturen im Submikrometer-Bereich, wie sie bei heutigen integrierten Schaltungen üblich sind, führen zu unerwünschten Interaktionen zwischen den Signalen bzw. Signalleitungen, die unbedingt beim Schaltungsentwurf zu berücksichtigen sind. Überlegungen und Maßnahmen zur Vermeidung von Signalverfälschungen und Signalstörungen werden beim elektronischen Schaltungsentwurf in Verbindung mit hochintegrierten Schaltungen und gedruckten Leiterplatten unter dem Sammelbegriff «Signalintegrität» behandelt. Dabei sind die meisten Prinzipien der Signalintegrität nicht neu, sondern schon so alt wie die elektrische Nachrichtentechnik. Allerdings ist der Ausprägungsgrad der einzelnen Einflüsse und Interaktionen durch die geänderten Größenverhältnisse (Integrationsgrad, Packungsdichte) deutlich anders als in konventionellen Schaltungstechnologien.

Signalintegrität betrifft also im weitesten Sinne alle Probleme, die sich in digitalen Schaltungen durch elektrische Verbindungen und deren Wechselwirkung mit Spannungs- und Stromverläufen ergeben und dadurch die Leistungsfähigkeit einer elektronischen Schaltung bzw. eines Produktes beeinträchtigen können. [1.4]

Für die Beschreibung von Phänomenen und Fragestellungen der Signalintegrität ist es hilfreich, wenigstens zwei Ebenen zu unterscheiden: Probleme, die in integrierten Schaltungen auftreten, und Probleme, die durch die notwendigen Verbindungen zwischen den integrierten Schaltungen auftreten und beachtet werden müssen. Dazu kommen dann noch die Probleme, die durch die notwendigen Verbindungen von Leiterplatten über Bus-Systeme auftreten und gelöst werden müssen. Hierbei gibt es eine besondere Nähe zwischen den Gebieten der Signalintegrität und der elektromagnetischen Verträglichkeit.

## **1.2 Signalintegrität auf Chip-Ebene**

In digitalen integrierten Schaltkreisen sind vor allem Effekte der Kopplung zwischen Signalleitungen für die Beeinträchtigung der Signale verantwortlich. Mit der Erhöhung der Packungsdichte verringert sich der Abstand zwischen den einzelnen Strukturelementen und Leitern sehr stark. Das wiederum führt zu einer Erhöhung der Koppelkapazitäten. Daneben sind die Gegeninduktivitäten zwischen stromführenden Leitern für eine induktive Kopp-

lung verantwortlich. Die Verkleinerung der Strukturen in den Submikrometer-Bereich nach MOORE hat weitere Einflüsse auf die Signalintegrität:

- ❑ Um den Widerstand von Leitern nicht zu stark zu erhöhen, werden dickere Leiter (im Vergleich zur Leiterbahnbreite) eingesetzt. Das wiederum führt zu einer Erhöhung der seitlichen Streukapazitäten und damit zu einem Anstieg der in die Leitung eingekoppelten Störspannungen.
- ❑ Die Verkleinerung der Strukturen geht einher mit einer Verkleinerung der Schwellspannungen der MOS-Transistoren. Damit wird auch die Differenz zwischen Schwellspannung und Betriebsspannung verringert, was wiederum zu einer Reduktion des Signal-Stör-Abstandes führt.
- ❑ Eine signifikante Erhöhung der Geschwindigkeiten, insbesondere der Takt führt zu sehr kurzen Anstiegs- bzw. Abfallzeiten der digitalen Signale. Damit ist aber auch ein deutlich höheres kapazitives und induktives Übersprechen verbunden.

Die verstärkten Interaktionen zwischen Signalen und die verringerte Störimmunität digitaler CMOS-Schaltkreise ziehen eine Reihe von Problemen nach sich, die die Funktionstüchtigkeit des Schaltkreises und die der gesamten Schaltung beeinträchtigen können (z. B. durch Fehltriggerungen).

Der Entwurf digitaler integrierter Schaltungen erfordert die konsequente Beachtung von Regeln zur Signalintegrität. Die hohen Kosten bei der Entwicklung integrierter Schaltungen verbieten geradezu Vernachlässigungen der Aspekte der Signalintegrität, die zu unbrauchbaren Schaltkreisen oder zu solchen mit eingeschränkter Leistungsfähigkeit führen würden. Den Entwurfsingenieuren stehen Werkzeuge zur Verfügung, mit deren Hilfe es durch rechtzeitige Analyse und Korrektur verhindert werden kann, dass schwerwiegende Probleme der Signalintegrität die Funktionstüchtigkeit der integrierten Schaltung beeinträchtigen (EDA, electronic design automation).

Auf Grund der Komplexität integrierter Schaltkreise können nur die kritischen Signale und Signalwege mit diesen Werkzeugen bearbeitet werden. Da digitale Schaltkreise häufig auch analoge Baugruppen enthalten (Analog-Digital-Wandler, Digital-Analog-Wandler), spielen auch die physikalischen Quellen des Rauschens (thermisches Rauschen, 1/f-Rauschen und Stromrauschen) bei diesen Betrachtungen eine wichtige Rolle, denn das Rauschen dieser Quellen bestimmt über das Signal-Rausch-Verhältnis die untere Grenze für erfassbare Nutzsignale.

### 1.3 Signalintegrität auf Leiterplatten-Ebene

Auf Leiterplatten sind besonders die Verbindungen zwischen den integrierten Schaltkreisen und den weiteren Bauelementen wichtige Komponenten. Anstiegszeiten (Abfallzeiten) und die Periodizität der digitalen Signale entscheiden in Relation zu den Signallaufzeiten auf den Verbindungsleitungen darüber, ob einfache elektrische Leiter oder angepasste Übertragungsleitungen für die elektrische Verbindung eingesetzt werden können. Auf einer Verbindungsleitung von 15 cm Länge in Streifenleitertechnologie (der Leiterzug ist komplett vom Dielektrikum der Trägerplatine umgeben) auf einem FR4-Board ist mit einer Signal-

verzögerung bzw. Laufzeit von 1 Nanosekunde zu rechnen. Während bei einer einfachen elektrischen Verbindung meist der OHMSche Längswiderstand vernachlässigt werden kann, und nur durch eine Längsinduktivität in einem einfachen Ersatzschaltbild mit zwei Kapazitäten beschrieben werden kann, muss die Übertragungsleitung durch ihre Parameter Wellenwiderstand, Laufzeit, Verluste und Übersprechen charakterisiert werden.

Die Geometrie der Leiterstrukturen bewegt sich im Millimeterbereich, Dicke der Leiterzüge und Leiterbahnabstände liegen im Submillimeterbereich. Das sind Dimensionen, bei denen Verluste zu berücksichtigen sind, und es treten in jedem Fall Kopplungen (Übersprechen) zwischen den Leiterzügen auf.

Chip-zu-Chip-Verbindungen wurden üblicherweise in Parallelbus-Architektur bei moderaten Taktraten ausgeführt. Dazu sind viele elektrische Verbindungsleitungen erforderlich, und die Synchronisation muss im gesamten System gewährleistet sein. Zeitverschiebungen zwischen den Signalen (skew) auf einem Bus gefährden die ungestörte Übertragung der digitalen Signale. Die Einführung der seriellen Übertragung vermeidet solche Zeitverschiebungen und reduziert die Zahl der Busleitungen und Kopplungserscheinungen zwischen den Busleitungen erheblich. Allerdings werden diese Vorteile mit einer Erhöhung der Bitrate und kürzeren Bitperioden erkauft.

Bei Bitraten von mehreren Gigabit/s ist die Bitperiode kleiner als die Signallaufzeit und dadurch überlagern sich Reflexionen vom vorangegangenen Signal mit den nachfolgenden Bits. Das führt zu erheblichen Signalverfälschungen (ISI, intersymbol interferences). Die Vermeidung solcher Störungen erfordert es zwingend, angepasste Übertragungsleitungen zu verwenden. Typische Wellenwiderstände von Übertragungsleitungen auf Leiterkarten liegen bei 50 Ohm für einfache Leitungen und bei 100 Ohm für differentiell angesteuerte Leitungen.

Diese relativ niedrigen Impedanzen führen dazu, dass über die Leitungen größere Ströme als über entsprechende Leitungen auf einem Chip fließen. Dadurch wird aber das induktiv verursachte Übersprechen durch den Strom sowohl auf dem Hinweg als auch auf dem Rückweg vergrößert. Durch differentiell arbeitende Signalkreise kann das jedoch reduziert werden.

Das hier skizzierte Ursachen-Wirkungs-Geflecht ist kompliziert und erfordert viele Erfahrungen, um die Aufgabenstellungen der Signalintegrität zu lösen. Auch hier gibt es eine Reihe von Werkzeugen unterschiedlicher Leistungsfähigkeit, die dem Entwickler zur Verfügung stehen.

Bereits hier lassen sich einige Hinweise für einen Leiterplattenentwurf zusammenstellen, der die Belange der Signalintegrität berücksichtigt:

- Die Einführung einer festen Referenzebene nahe zu den Signalleitungen hilft das Übersprechen zu kontrollieren.
- Feste Leiterbreiten und -abstände zur Referenzebene helfen bei der Einhaltung einer festen Leitungsimpedanz.
- Der wellenwiderstandsrichtige Abschluss von Leitungen ist eine wichtige Voraussetzung zur Verringerung von Signalverfälschungen durch Reflexionen.
- Bei Mehrebenen-Leiterplatten sollten sich die Leitungen zur Verringerung des Übersprechens in benachbarten Ebenen senkrecht kreuzen.
- Die Vergrößerung des Abstandes zwischen Leitungen verringert das Übersprechen.

- ❑ Ausreichend dimensionierte Masseflächen und Leiter zur Stromversorgung verhindern Spannungseinbrüche. Manchmal werden diese und verwandte Maßnahmen in der angelsächsischen Literatur unter dem Begriff der «Power Integrity» als Unterdisziplin zur Signalintegrität zusammengefasst.

## 1.4 Modell – Simulation – Verifikation durch Messung

Das Verstehen der Ursachen von SI-Problemen war und ist ein Prozess, der mit der Entwicklung der digitalen Übertragungstechnik einhergeht. Dabei können grundlegende Erkenntnisse festgehalten werden. Jedoch erfordert jede neue Entwicklung eines Produktes die Spezifizierung der grundlegenden Entwurfsregeln zu speziellen Regeln und eine Methodik des Entwurfes, die in kurzer Zeit zum Erfolg führt.

Mit der Festlegung von (Ziel-)Parametern auf der Basis physikalischer Modelle erfolgt gewissermaßen die Vorhersage von Eigenschaften für neue Produkte. Im Laufe der Entwicklung kann oder muss die Optimierung der Modellparameter erfolgen, wobei Kosten und Zeit weitere Optimierungsgrößen darstellen. Der Optimierungsprozess erfolgt in Simulationen zumindest für kritische Signale. Das ist eine effiziente Methode, die Kosten und Zeit sparen hilft und den Aufbau von Prototypen im Verlaufe der Entwicklung unnötig macht.

Modell, Simulationen und Optimierung führen schließlich zu *einem* Prototypen, an dem überprüft werden muss, ob die Zielparameter erreicht worden sind. Diese Verifikation kann nur durch Messungen erfolgen. Neben einer solchen Abschlussmessung muss durch entwicklungsbegleitende Messungen sichergestellt werden, dass die Zielparameter erreicht werden können. Die hier skizzierten Idealvorstellungen vom Ablauf eines Entwicklungsprozesses aus der Sicht der Signalintegrität stellen nur einen Rahmen dar, der je nach Art und Umfang eines Entwicklungsprojektes sicher zu modifizieren ist, aber im Wesentlichen eingehalten werden sollte.

In den folgenden Kapiteln dieses Buches sollen einzelne physikalisch-technische Aspekte der Signalintegrität aufgegriffen und behandelt werden. Das sind neben den elektrischen Eigenschaften geätzter Strukturen die Eigenschaften von Übertragungsleitungen, die sowohl im Frequenz- als auch im Zeitbereich behandelt werden. Modellvorstellungen und Simulationen bilden die Grundlage der Darstellung. In einem gesonderten Kapitel werden relevante Messverfahren im Frequenz- und im Zeitbereich erläutert und durch Messbeispiele verdeutlicht. Dadurch sollen den Lesern sowohl Details als auch ein Gesamteindruck der Methodik, bestehend aus

- ❑ Festlegung (Vorhersage) von Parametern durch Modellbildung und Simulation, die
- ❑ Optimierung (Parameter, Kosten, Zeit) bei jedem Schritt im Entwurfszyklus und die
- ❑ Messungen zur Bestätigung während des gesamten Entwurfszyklus,

beim SI-gerechten Entwurf von Systemen der digitalen Signalübertragung vermittelt werden.





## 2 OHMSche, kapazitive und induktive Eigenschaften geätzter Leiterzüge auf Leiterplatten

In der klassischen Elektrotechnik sind die Eigenschaften von Widerständen, Kondensatoren und Induktivitäten in vielfältiger Weise studiert worden. Theoretische Zusammenhänge, das Verhalten der Bauelemente, Abhängigkeiten von Einflussgrößen bis hin zu technologischen Fragestellungen sind Gegenstand elektrotechnischer Grundlagenkurse. Dagegen werden die ohmschen, kapazitiven und induktiven Eigenschaften elektrischer Verbindungsleitungen nicht im gleichen Maße behandelt. Abgesehen von Übertragungsleitungen, die in der drahtgebundenen Übertragungstechnik und in der Hochfrequenztechnik seit Jahrzehnten Verwendung finden, sind die elektrischen Verbindungen innerhalb von Schaltungen erst mit der Entwicklung der Digitaltechnik, der dramatischen Erhöhung der Packungsdichten und der damit verbundenen Verkleinerung der Strukturen und der Erhöhung der Datenraten beachtet worden.

Aus diesem Grund sollen in Kapitel 2 die OHMSchen, kapazitiven und induktiven Eigenschaften von elektrischen Verbindungen zusammenfassend behandelt werden, um in Kapitel 3 schließlich auf die Übertragungsleitungen eingehen zu können. Die Aufbau- und Verbindungstechnik elektronischer Schaltungen erfolgt überwiegend mit Topologien, die als gedruckte Schaltungen auf Boards unterschiedlicher Trägermaterialien und damit unterschiedlicher elektrischer Eigenschaften aufgebaut sind. In diesem Zusammenhang werden die physikalischen und elektrotechnischen Aspekte im Mittelpunkt stehen, nicht jedoch die technologischen Fragestellungen der Leiterplattentechnologie. Dieses eigenständige Gebiet ist in permanenter Entwicklung. Eine zusammenfassende Darstellung des Standes ist bei [2.1] zu finden.

Natürlich ist auch in der Mikroelektronik der extrem miniaturisierte «Verbindungsdraht» als elektrische Verbindung zwischen Chip und Gehäuse in Verwendung (Bonddraht) und muss deshalb in die Betrachtungen einbezogen werden.

### 2.1 OHMSche Eigenschaften

#### 2.1.1 Elektrische Leiter und Widerstände

Elektrische Leiter werden durch ihren Widerstand  $R$  charakterisiert. Es gilt das OHMSche Gesetz mit

$$R = \frac{U}{I} \quad (\text{Gl. 2.1})$$

wobei  $U$  den Spannungsabfall über dem Leiter und  $I$  den Stromfluss durch den Leiter darstellt. Der Kehrwert des Widerstandes wird als Leitwert  $S$  bezeichnet:

$$S = \frac{1}{R} \quad \text{in Siemens} \quad (\text{Gl. 2.2})$$

Elektrischer Widerstand und Geometrie des Leiters sind im spezifischen Widerstand miteinander verknüpft; es gilt:

$$\rho = \frac{R \cdot A}{l} \quad \text{in } \Omega \text{ mm}^2/\text{m} \quad (\text{Gl. 2.3})$$

wobei  $A$  die Querschnittsfläche des Leiters und  $l$  seine Länge sind. Neben der Einheit  $\Omega\text{mm}^2/\text{m}$  wird häufig auch die umgerechnete Einheit  $\Omega\text{m}$  verwendet, wobei gilt:  
 $1 \mu\Omega\text{m} = 1 \Omega\text{mm}^2/\text{m} = 10^{-6} \Omega\text{m}$ .

Die elektrische Leitfähigkeit  $\sigma$  ist als Kehrwert des spezifischen elektrischen Widerstandes definiert:

$$\sigma = \frac{1}{\rho} \quad \text{in S/m} \quad (\text{Gl. 2.4})$$

Außer der Einheit S/m werden häufig abgeleitete Maßeinheiten verwendet; es gelten folgende Umrechnungen:

$$1 \text{ S/m} = 1 (\Omega\text{m})^{-1}, \quad 1 \text{ S/cm} = 100 \text{ S/m}, \quad 1 \text{ S/mm}^2 = 10^6 \text{ S/m}$$

Neben diesen grundlegenden Definitionen für den Widerstand (auch als Volumenwiderstand, bulk resistivity, bezeichnet) und seinen verwandten Größen wird der Widerstand von Drähten und Leitungen auch auf die Länge des Leiters bezogen. Mit diesem Bezug ergibt sich der Widerstandsbelag  $R'$  in  $\Omega/\text{m}$ .

Bei dem Schaltungsaufbau auf Leiterplatten spielen rechteckige Leiterquerschnitte die wesentliche Rolle (im Vergleich zu den kreisförmigen Querschnitten von Drähten der klassischen Elektronik und Elektrotechnik).

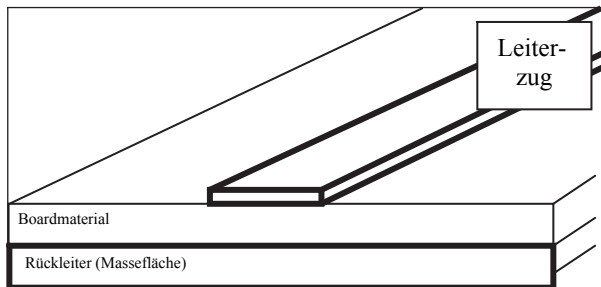


Bild 2.1 Prinzipielle Leiterplattentopologie (nicht maßstabsgerecht)

Für die Charakterisierung von Leitern auf Leiterplatten kann der Widerstand der Metallisierung auf die Fläche bezogen werden (Flächenwiderstand, Sheet Resistance). Es gilt:

$$R = \rho \frac{l}{tw} = \frac{\rho}{t} \cdot \frac{l}{w} = R_{sq} \cdot n \quad (\text{Gl. 2.5})$$

mit

$t$	Dicke der Metallisierung
$w$	Breite der Metallisierung
$l$	Länge der Metallisierung

Der Faktor  $\rho/t$  in Gl. 2.5 ist für jeden Leiter der Dicke  $t$  konstant und gleich dem Flächenwiderstand  $R_{sq}$ .  $d/w$  repräsentiert die (dimensionslose) Zahl  $n$  von kleinen Flächen, die auf den Leiterzug gedacht bzw. gezeichnet werden können. Damit haben alle quadratischen Stücke eines Leiters den gleichen Widerstand zwischen gegenüberliegenden Seiten.

Die Dicke der Leiterschicht (Kupfer) auf dem Board wird in der angelsächsischen Literatur über die Masse des Kupfers pro Flächeneinheit Square Foot beschrieben, also 1 Ounce Kupfer entspricht der Masse von 1 Ounce Kupfer pro Square Foot. Damit gelten für den Flächenwiderstand  $R_{sq}$  häufig verwendeter Geometrien die Werte in Tabelle 2.1.

Tabelle 2.1 Flächenwiderstand ausgewählter Geometrien

Bezeichnung	Dicke der Metallisierung in mil	Dicke der Metallisierung in $\mu\text{m}$	$R_{sq}$ in $\text{m}\Omega/\text{sq}$
1-ounce layer	1,4	35	0,5
½-ounce layer	0,7	17.5	1

Ein Leiterzug mit einer Breite  $w = 5$  mil und einer Länge  $d = 5$  inch hat 1000 Quadrate in Reihe und damit einen Widerstand von  $1 \Omega$ . Hier wird der Flächenwiderstand mit  $R_{sq}$  bezeichnet, wenn die entsprechenden Größen in angelsächsische Einheiten angegeben sind; werden die Einheiten des Internationalen Einheitensystems (SI) verwendet, dann wird der Flächenwiderstand mit  $R_F$  bezeichnet.

### Anmerkungen

Obwohl vor etwa einem halben Jahrhundert das Internationale Einheitensystem (SI) begründet und zwischenzeitlich in nahezu allen Ländern als verbindlich eingeführt wurde, werden auch noch heute in Veröffentlichungen und insbesondere zur Beschreibung von Leiterplattenmaterialien SI-fremde Einheiten verwendet. Aus diesem Grund werden hier in Tabelle 2.2 die Korrespondenzen von einigen SI-fremden Einheiten zu den Einheiten des SI zusammengestellt.

Tabelle 2.3 zeigt eine Auswahl amerikanischer Drahtmaße (American Wire Gauges).

Tabelle 2.2 Korrespondenzen [2.4, 2.5]

**Länge**

1 mil = 1/1000 in	25,4 $\mu\text{m}$	0,3937 mil/ $\mu\text{m}$
1 foot = 12 in	0,30468 m	3,2808 ft/m

**Fläche**

1 square inch, sq in	6,4516 $\text{cm}^2$	0,155 sq in/ $\text{mm}^2$
1 square mil, sq mil	6,451 $10^{-4} \text{mm}^2$	1550 sq mil/ $\text{mm}^2$

**Masse**

1 ounce, oz	28,3459 g	0,0352739 oz/g
1 pound = 16 oz, lb	0,453592 kg	2,204622 lb/kg

Tabelle 2.3 Auswahl amerikanischer Drahtmaße [2.6]

AWG wire size	Diameter (inches)	Resistance per 1000 ft (ohms) (assumes $\rho = 1.74 \mu\text{Ohm-cm}$ )
24	0.0201	25.67
22	0.0254	16.14
20	0.0320	10.15
18	0.0403	6.385
16	0.0508	4.016
14	0.0640	2.525
12	0.0808	1.588
10	0.1019	0.999

**2.1.2 Skineffekt und Proximity-Effekt**

In vielen Fällen kann bei Schaltungsanalysen der Widerstand von Verbindungsleitungen vernachlässigt werden. Dem tragen beispielsweise SPICE-ähnliche Schaltungssimulatoren Rechnung, indem für elektrische Verbindungen der widerstandslose «Wire» verwendet wird; in Programmen zur numerischen Lösung zur Feldberechnung (Feldlöser) steht für solche idealisierten Fälle ein «perfect electric conductor (PEC)» zur Verfügung. Beim

Aufbau der Schaltungen muss dagegen immer wieder infrage gestellt werden, ob diese Vereinfachungen gerechtfertigt sind.

Verbindungstechnologien auf Leiterplatten verwenden dünne Schichten oder Filme im Mikrometer-Bereich, deren Widerstand im Vergleich zu den «klassischen» Drähten oder Verbindungselementen nicht mehr ausschließlich durch deren Volumenwiderstand beschrieben werden kann. Vielmehr tritt ein im Vergleich zu den makroskopischen Abmessungen des reinen Materials erhöhter Widerstand auf. Ursachen dafür sind Oberflächeneffekte (Rauigkeit von Oberflächen, Korngrenzen, Verunreinigungen und Defekte (Tabelle 2.4).

Tabelle 2.4 Spezifischer Widerstand ausgewählter Materialien [2.2]

Material	Bemerkungen zur Geometrie	$\rho$ in $10^{-6} \Omega\text{cm}$
Al	Volumen-Material (Bulk-Material)	2,7
Al-Schicht	Material für Chip-Metallisierung	2,9
Cu	Bulk-Material, aber auch für Folien auf Boards	1,75
Cu-Schicht	Typische Leiterdicken (17...35) $\mu\text{m}$ Material für Chip-Metallisierung	2,1
Cu-Schicht	Autokatalytisch abgeschieden, Dicke $< 0,5 \mu\text{m}$	2,8...3,0
Ag	Bulk-Material	1,6
Au	Bulk-Material	2,2
Au-Schicht	Dünnschicht 3 $\mu\text{m}$ 3 $\mu\text{m}$ ...10 nm	$\approx 3$ 3...15

Bei hohen Frequenzen ist außerdem der Stromfluss nicht mehr gleichmäßig über den gesamten Leiterquerschnitt verteilt (Skinneffekt), was zu weiteren Widerstandserhöhungen führt. Darauf soll im Folgenden eingegangen werden.

Wenn der Stromfluss in einem elektrischen Leiter durch ein äußeres elektrisches Feld  $\vec{E}$  angetrieben wird, lässt sich für die Dichte des Leitungsstromes  $\vec{J}$  unter Vernachlässigung von Verschiebungsströmen schreiben:

$$\vec{J}_l = \sigma \cdot \vec{E}_a \quad (\text{Gl. 2.6})$$

mit:

$$\begin{array}{ll} \vec{J}_a & \text{Stromdichte des Leitungsstromes} \\ \vec{E}_a & \text{äußeres elektrisches Quellenfeld} \\ \sigma & \text{elektrische Leitfähigkeit} \end{array}$$

(Anmerkung zur Schreibweise: Im laufenden Text werden die Felder als Funktion von Ort und Zeit durch fett gedruckte Lettern in Grundschrift bezeichnet, in Formeln wer-

den diese Felder synonym durch kursive Großbuchstaben, überstrichen mit einem Pfeil, dargestellt.)

Bei hohen Änderungsgeschwindigkeiten der Stromdichte bzw. bei hohen Frequenzen kann das vom Magnetfeld dieses Leitungsstromes induzierte elektrische Wirbelfeld  $\underline{E}_w$  nicht mehr gegenüber dem äußeren elektrischen Feld vernachlässigt werden. Bild 2.2 veranschaulicht die Verhältnisse an einem stromdurchflossenen Leiter.

Im Leiterinneren verlaufen die Feldlinien antiparallel und heben sich teilweise oder gänzlich auf, während sich die parallel verlaufenden Feldlinien an der Innenwand des Leiters verstärken. Die größere Feldliniendichte nahe der Innenwand führt also zu einer größeren Stromdichte in einer dünnen Schicht – daher der Name Skin-Effekt – und zu einer geringeren Stromdichte im Leiterinneren.

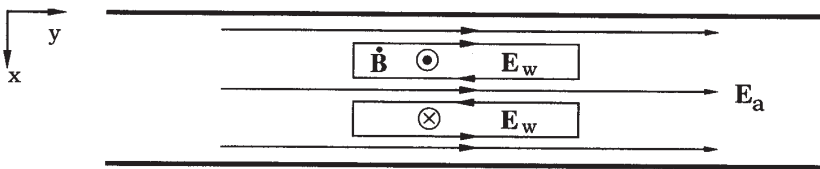


Bild 2.2 Feldlinienverlauf im Inneren eines Leiters zur Erläuterung des Skin-Effektes [2.8]

Nach SCHWAB [2.8] kann – ausgehend vom Induktionsgesetz – aus der Diffusionsgleichung die Bestimmungsgleichung für  $\underline{E}$  ermittelt werden:

$$\Delta \underline{E} = \sigma \mu \frac{\partial \underline{E}}{\partial t} \quad (\text{Gl. 2.7})$$

$\Delta$  steht dabei für den Laplace-Operator. In komplexer Schreibweise (für sinusförmig sich ändernde Größen) wird aus Gl. 2.7:

$$\Delta \underline{E} = j \omega \sigma \mu \underline{E} \quad (\text{Gl. 2.8})$$

Zur Abkürzung wird die Wirbelstromkonstante  $k$  eingeführt, es gilt:

$$k = \sqrt{j \omega \sigma \mu} \quad (\text{Gl. 2.9})$$

Schließlich nehmen dann die komplexen Gleichungen für  $\underline{E}$  und  $\underline{H}$  die folgende Form an:

$$\Delta \underline{\vec{E}} = k^2 \underline{\vec{E}} \quad \text{und} \quad \Delta \underline{\vec{H}} = k^2 \underline{\vec{H}} \quad (\text{Gl. 2.10})$$

Für eindimensionale Feldprobleme ergibt die Lösung beispielsweise für die elektrische Feldstärke

$$\underline{E}(x) = \underline{E}(x=0) e^{-kx} \quad (\text{Gl. 2.11})$$

Mit  $k = (1+j)/\delta$  lässt sich dann schließlich die Feldstärkeverteilung im Inneren eines ebenen Leiters bei Stromverdrängung schreiben:

$$\underline{\vec{E}}_y(x) = \vec{E}_y e^{-x(1/\delta + j/\delta)} \quad (\text{Gl. 2.12})$$

Die Koordinate  $x$  wird dabei von der Leiteroberfläche aus gezählt, der Faktor  $e^{-x/\delta}$  stellt die Dämpfung dar, während  $e^{-jx/\delta}$  die Phasendrehung beschreibt.

Im Abstand  $x = \delta$  hat sich dann der Betrag der Feldstärke auf den e-ten Teil verringert, und für  $\delta$  ergibt sich

$$\delta = \sqrt{\frac{1}{\pi f \sigma \mu}} \quad \text{bzw.} \quad \delta = \sqrt{\frac{2}{\omega \sigma \mu}} \quad (\text{Gl. 2.13})$$

Der Feldverlauf in  $x$ -Richtung verringert sich also nach einer e-Funktion und ist bei einer Tiefe  $\delta = 1/e$  auf etwa 37 % abgesunken. Das trifft auch auf die Stromdichte  $J$  zu. Bild 2.3 erläutert diese Situation im oberen Bildteil.

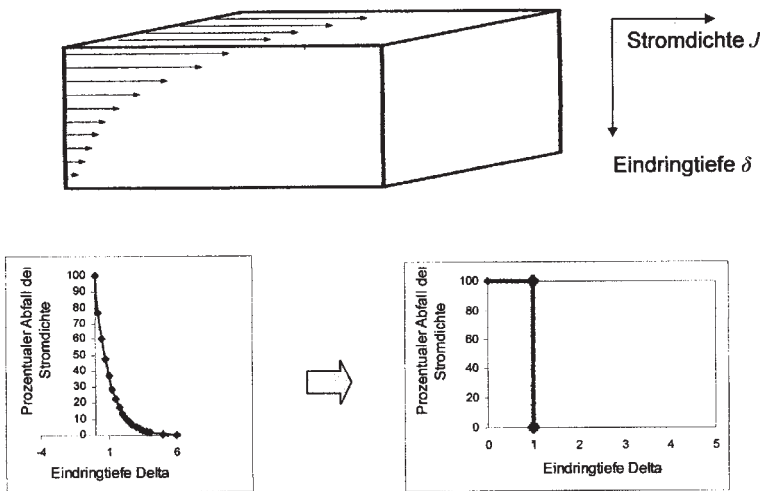


Bild 2.3 Eindringtiefe – Realität und Modell

In den Diagrammen im unteren Bildteil ist die Stromdichte auf der Ordinatenachse an der Leiteroberfläche auf 100 % normiert; auf der Abszissenachse ist die Eindringtiefe in  $x$ -Richtung (in  $\delta$ -Werten) aufgetragen (linkes Diagramm). Die Berechnung der Fläche unter der Exponentialkurve (rechtes Diagramm) erfolgt durch Integration und führt zu

$$A = \delta |J(x=0)| \quad (\text{Gl. 2.14})$$